

文章编号:1007-2780(2016)06-0569-09

基于通道复用的校正参量在线更新 功能分析与设计

郝亚茹*, 邓招奇, 邓春健

(电子科技大学 中山学院, 广东 中山 528402)

摘要:针对全彩 LED 显示屏校正参量更新过程中的问题,提出一种数据通道复用的系统解决方案。首先以通用 LED 显示系统为基础提出借助数据通道进行校正参量更新传输的设计思想,然后在理论上建立控制策略与校正参量的数学关系模型,并依此指导控制策略的设计和实现,最后对显示控制系统进行硬件资源的复用设计,实现校正参量的在线更新。通过理论分析和实验验证,在不增加硬件资源以及传输通道的前提下,该系统解决方案可以简单有效解决校正参量更新过程。

关键词:LED 全彩屏;校正参量;控制策略;数据通道复用

中图分类号:TN27;TN702 **文献标识码:**A **doi:**10.3788/YJYXS20163106.0569

Analysis and design of online update of correction parameters based on channel reuse

HAO Ya-ru*, DENG Zhao-qi, DENG Chun-jian

(UESTC, Zhongshan Institute, ZhongShan 528402, China)

Abstract: A data channel reuse solution was proposed for resolving correction parameters updating manually problem. Starting with general LED display system, the channel reuse idea was proposed and a mathematical model of the control strategy was established, which was utilized to guide strategy design and implementation. An online updating correction parameters was realized by reusing data channel in display system. Through theoretical analysis and experimental verification, the system can overcome the problems of the process of correcting parameters, such as the time consuming, damage of hardware.

Key words: LED full-color display; correction parameters; control strategy; data channel reuse

1 引言

全彩 LED 显示屏由多个独立的发光二极管

组成,整体发光表现出局部的离散性^[1-2],这将导致显示的不均匀性,出现麻点现象,而发光二极管的亮度衰减的差异性将会不断加深这种现象。针对这一问题,目前主要采用亮色度逐点校正技术

收稿日期:2016-02-18;修订日期:2016-02-27.

基金项目:国家自然科学基金项目(No. 61302115);电子科技大学中山学院科研启动项目(No. 415YKQ05)

Supported by NSFC (Grant No. 61302115)and Scientific Research Project of UESTC Zhongshan Institute (No. 415YKQ05)

* 通信联系人,E-mail:165689908@qq.com

来解决,其实施步骤为:利用 CCD 相机采集显示屏上各基色的亮度值,以采集到的数据为基础建立标准系统,最后依据标准系统对各个像素点的不同基色进行校正。该过程中最重要参量为校正参量,其通常存储在显示控制系统的 EEPROM 中,在 LED 显示屏成型的初期,为了获得最佳的显示效果,同时随着 LED 显示屏的不断老化,为了确保显示质量,校正参量的更新通常都比较频繁,这时候就需要先从显示控制系统的硬件电路中取下 EEPROM,然后使用特殊的烧写器来完成参量的擦除和写入。受限于显示控制系统的有效控制分辨率,要完成高分率的显示,需要多个显示子系统联合控制,因此硬件电路中使用的 EEPROM 数量与 LED 显示屏的分辨率成正比,一块分辨率为 $1\,024\times 1\,024$ 的显示屏需要 64 片 EEPROM 用于存储校正参量。完成每一片 EEPROM 的参量更新都需要进行繁琐的插拔操作和耗时的擦除写入操作,并且 EEPROM 的损坏率随着插拔次数的增加呈指数增长。另外,大部分的户外 LED 显示屏通常安装于较高的建筑物外部,其老化速度更快,需要更加频繁地更新校正参量,这不仅增加了操作的困难,同时还伴随着高空作业的危险性。

目前市场上也有自动更新校正参量的方法,但是需要增加接口以及开发新的传输通道来解决校正参量的下载问题,增加了开发时间和开发成本。

基于上述校正参量更新过程中出现的问题,本文提出一种校正参量在线更新的解决方案,其涉及两个关键技术问题:通道复用和控制策略。通用的 LED 显示系统,其内部利用 FPGA 实现高速图像数据的显示,为了得到最佳显示效果,往

往需要整体规划硬件逻辑资源,而此处为了实现校正参量的在线更新,如果重新设计硬件逻辑,相对已有的逻辑资源来说,有可能出现牵一发而动百的局面。为了避免上述的尴尬,本文从现有的 LED 显示系统出发,详细分析其内部硬件逻辑结构,巧妙地复用已有的图像数据传输通道,在不增加硬件资源的基础上,实现校正参量的快速在线更新。在线更新校正参量的另外一个关键是控制策略,本文在理论上证明其依赖于多个参数,并且建立了数学关系模型,作为控制策略建立和实施的理论依据。最后分别从模拟和实验的角度验证了方案的可行性和实际操作效果,方案的整体可操作性明显优于现有的 EEPROM 更新方式,在高分辨率 LED 显示屏上表现的更为明显。

2 硬件基础

复用系统建立的基础为通用的 LED 显示系统^[3-6],其结构如图 1 所示,由 PC 主机(视频源)、发送系统、接收系统、显示控制系统以及 LED 屏体(显示终端)组成。图像数据经 PC 主机的 DVI 接口传输至发送系统,控制信号经 PC 主机的串口传输至发送系统;发送系统对图像数据和控制信号进行重新编码,经网线传输至接收系统;接收系统对图像数据进行拆分,通过 8 个端口(port)将分辨率为 $1\,024\times 512$ 个像素点传输到显示控制系统,即每个 port 口输出 256×256 个像素数据;显示控制端将接收由上位机发送的控制信号和 256×256 个像素数据,每个显示控制系统能控制的像素点数如图 1 所示为 W 个像素点,则接收系统一个输出 port 口的数据可由 $L=(256\times 256)/W$ 个显示控制系统来控制。

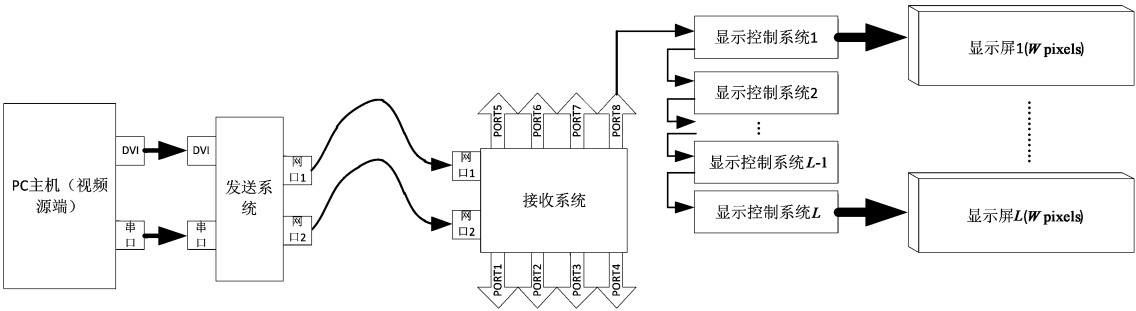


图 1 通用 LED 显示系统结构图

Fig. 1 General LED display system structure diagram

在图 1 所示的系统结构中,校正参量存储于显示控制系统的硬件平台上,所以首先对显示控制系统的硬件资源以及逻辑设计做一详细的介绍。显示控制系统使用硬件资源包括:(1)FPGA,型号为 EP1C6Q240C8 的可编程器件,该器件实现对 EEPROM、SDRAM 这两个器件驱动控制,并且对接收系统发送的数据进行解码以及控制 LED 显示屏的正常显示;(2)EEPROM,该器

件用于存储固定数据,系统掉电后存储的数据不会丢失,校正参量固化在 EEPROM 中;(3)SDRAM(动态内存),该器件为动态存储器件,系统掉电存储的数据会丢失,在显示控制系统正常工作模式下,图像数据经由前端系统传输,最终加载到 SDRAM 中,而校正参量则从 EEPROM 中读取,加载到 SDRAM 中。上电加载校正参量这一过程在显示控制系统的逻辑设计如图 2 所示:

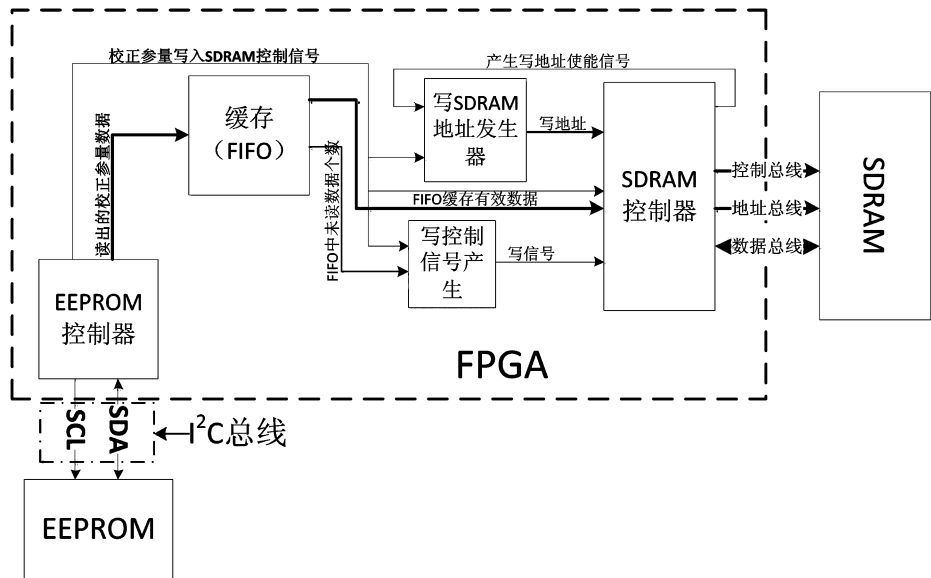


图 2 上电过程校正参量加载逻辑结构
Fig. 2 When power on ,correction parameter loading logic structure

I²C 总线是 EEPROM 的传输总线,如图 2 所示,I²C 总线包括两根线,一是时钟线 SCL、二是数据线 SDA。在本系统中 I²C 总线的工作频率为 100 kbit/s,与 SDRAM 的工作频率^[6] 132 MHz 不匹配,所以,通过 I²C 接口总线读出的校正参量不能直接对图像数据进行修正处理,需要存储到存储器中。FPGA 内部 RAM 块资源为 92 160 bits,远远小于 $C=256\times64\times24$ bits 的存储容量,其中 C 为校正参量的数据总量,此时设定单基色校正参量的量化精度为 8 bits,所以并不能将大数据量的校正参量存储到 FPGA 内部的 RAM 块中,而将其通过 FIFO 缓存器缓存并由控制模块产生读缓存器信号将 64 为一组的数据读出写入到存储量为 64 Mbits 的 SDRAM 中。
显示控制系统在上述设计中的工作模式分为两种:正常显示工作模式和加载校正参量工作模式。系统上电稳定后,EEPROM 控制器将“校正

参量写入 SDRAM 控制信号”设置为低电平“0”,通知系统此时的工作模式是将校正参量加载到 SDRAM。EEPROM 控制器首先将校正参量数据从 EEPROM 中读出,然后对串行的校正参量数据进行并行转换,转换成 24 bit 的并行数据,并缓存在存储容量为 128×32 bits 的 FIFO 中。当缓存器中存储的有效数据超过 64 个(SDRAM 读或写一次的有效数据个数)之后,“写控制信号产生”模块会产生 64 个写使能信号,“写 SDRAM 地址发生器”模块会产生相应的 64 个写地址信号,最后,通过 SDRAM 控制器产生控制信号将有效的校正参量写入到 SDRAM 对应的存储地址中。当校正参量全部写入到 SDRAM 后,EEPROM 控制器将“校正参量写入 SDRAM 控制信号”设置为高电平“1”,通知系统此时的工作模式是正常显示工作模式。
未采用校正算法的显示控制系统采用双体的

操作模式,即将图像数据完整的加载到 SDRAM 的两个地址空间,避免读、写两个过程的冲突,同时也能保证图像数据的完整性。采用校正算法的显示控制系统,还涉及到校正参量的加载与存储^[2]。图像数据与校正参量在 SDRAM 中存储位置如图 3 所示,256×64 pixels 是单个显示控制系统控制的像素点数,一个像素点对应一个 24 bits 的亮度校正参量。

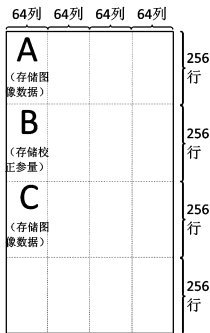


图 3 图像数据与校正参量的 SDRAM 存储空间分布

Fig. 3 Distribution of the image data and the correction data in the SDRAM

SDRAM 的存储容量为 4 个 bank,每个 bank 的空间为图 3 所示的存储空间,即每个 bank 有 1 024×256 个存储地址,每个地址可以存储 32 bits 的数据。对于能控制 256×64 pixels 的显示控制系统,图像数据存储于 A 和 C 区,校正参量存储于 B 区,这样便于进行连续的读数据操作。

上述为新的设计方案建立的硬件以及逻辑设计基础,新方案的设计思想以及具体实施如下分析。

3 设计思想

在通用的 LED 显示系统中,LED 屏显示的图像数据来源于 PC 机,经由发送系统,接收系统,最终被加载到显示控制系统的 SDRAM 中,而校正参量固化在显示控制系统的 EEPROM 中,最终也被加载到 SDRAM 中。可以看到,从 PC 机,到发送系统,经过接收系统,最终到达显示控制系统的 SDRAM,以及 SDRAM 和 EEPROM 之间可以形成一条清晰的传输通道。在通用的 LED 显示系统中,这条传输线路主要用于传输图像数据,那我们是否可以复用这条传输通道

用于更新下载校正参量呢? 答案是肯定的,只需将待更新的校正参量经由 PC 机,发送系统,接收系统,显示控制系统这条通道,传输加载到 SDRAM 中,然后在 SDRAM 和 EEPROM 之间建立起一座桥梁,最终把校正参量固化于 EEPROM 中,即可以复用图像数据传输通道完成校正参量的在线更新。

那校正参量应该以何种形式被加载到数据传输通道中呢? 在通用 LED 显示系统中,数据传输通道主要用于传输图像数据,如果图像数据是静态的,其每个像素点的数据最终都可以在 SDRAM 中寻址获得,因此待更新的校正参量也可以在 PC 机端被处理成静态图像,复用数据传输通道,以图像数据的形式加载到 SDRAM 中,此时,如图 3 所示,A 和 C 区被复用于存储从 PC 机传输而来的待更新的校正参量,而 B 区则是从 EEPROM 中加载的旧的校正参量。SDRAM 中的数据掉电易失,待更新的校正参量最终必须被固化到 EEPROM 中,我们需要在二者之间建立传输线路和控制模块来完成固化的过程。由于待校正参量已经被组织成静态图像数据格式,因此其对应的每个像素点的校正数据都可以在 SDRAM 中寻址获得,只需逐点取出,然后经由 I²C 双向通讯总线写入到 EEPROM,即可完成待更新校正参量的固化。为了完成校正参量的在线更新,我们需要在通用 LED 显示系统的基础上,重新设计上位机控制策略和显示控制系统中的功能逻辑。

3.1 上位机控制策略设计

通过数据传输通道将转换成静态图像的待更新校正参量传输到显示控制系统并完成在 SDRAM 中加载的一系列动作后,SDRAM 中的校正参量还需要固化到 EEPROM 中才能完成校正参量的更新,依据硬件逻辑电路的工作特性,上述固化更新过程开始之前需要进行工作模式的切换,即将正常的扫描工作模式切换到固化更新校正参量的模式,这就涉及到上位机控制策略的设计。上位机软件可以通过串口将控制策略传输到发送系统,发送系统将控制策略与图像数据按照一定的协议进行传输至显示控制系统,显示控制系统按照自定义的协议格式对控制策略和图像数据进行解码,最后按照解码的控制策略来控制显示系统的工作模式。

控制策略的协议与校正参量的数据量大小有关,根据逐点亮度校正技术^[7-10]可知,每个像素点由红、绿、蓝三种基色组成,每个像素点对应的校正参量由 3 个分量组成,分别为红绿蓝三基色的校正参量,如果三基色校正参量的校正精度均为 $N(\text{bits})$,且 $3 \times N(\text{bits}) \leq Da(\text{bits})$ (Da 代表 PC 机端每个像素点图像数据的位数),则增加控制策略如表 1 所示。

表 1 上位机软件增加的控制策略以及对应控制码
Tab.1 Control strategy and the corresponding control code of the PC software increased

下载校正参量	加载校正参量
0x000001	0x000002

实施“下载校正参量”控制策略,上位机软件通过串口发送控制指令“0x000001”,并传输到显示控制系统,显示控制系统接收到该控制指令后将完成工作模式的切换,从 SDRAM 中读取 A 区待更新的校正参量数据并固化到 EEPROM 中,直到所有数据读取固化完毕。实施“加载校正参量”控制策略,上位机软件通过串口发送控制指令“0x000002”,并传输到显示控制系统,显示控制系统接收到该控制指令后将读取 EEPROM 中已经更新过的校正参量,然后将其加载到 SDRAM 中 B 区位置,用于显示时图像数据的校正处理。

以上仅仅是考虑了亮度校正系统,且校正精度较低的情况,对于每个显示控制系统只需两个控制策略即可完成校正参量的更新和加载。如果校正精度较高,即 $3 \times N(\text{bits}) > Da(\text{bits})$,并且采用了较复杂的校正算法,比如色度校正算法(每个像素点需要 9 个色度校正参量)或者亮度逐点色度分块算法(每个像素点需要 3 个亮度校正参量,每个 m 像素点的模块需要 9 个色度参数),则控制策略的数目由下式决定:

$$BN = \text{ROUNDUP}\left[\frac{px \cdot (\sum_{i=1}^n N_i)}{px \cdot Da} + (k-1) \frac{px \cdot (\sum_{j=1}^{n'} N'_j)}{px \cdot Da}, 0\right], \quad (1)$$

其中:BN 代表校正参量转换为 $px \cdot Da$ (bits) 的静态图像个数,每增加一个静态图像则增加一个

控制策略, px 代表单个显示控制系统可控制的像素点数, Da 代表来源于 PC 机视频源端的单个像素点的图像数据的位数, N_i 代表各个校正参量的分量校正精度,ROUNDUP() 表示向上舍入函数。当校正系统为亮度逐点校正系统时, $n=3, k=1$;当校正系统为色度逐点校正系统时, $n=9, k=1$;当校正系统采用亮度逐点色度分块的算法时, $n=3, k=2, m$ 代表具有相同色坐标值的基准模块上像素点数, $n'=9, N'_j$ 代表以 m 个像素点为基准的色度校正参量分量的校正精度的有效位数。

以亮度逐点校正系统为例,当 $3 \times N(\text{bits}) > Da(\text{bits})$ 时, $BN=2$,其中 2 代表亮度校正参量数据需要转换成 2 个静态图像,其分两次固化更新到 EEPROM 中,因此需要两个控制策略来完成校正参量的更新,并且控制其在 EEPROM 中不同固化地址。同理,如果通过(1)式计算得到 $BN=\text{INT}$,则 INT 值代表将待更新校正参量转换成系数静态图像的个数为 INT,将转换成静态图像的 INT 个待更新校正参量加载到 EEPROM 中需要 INT 个控制策略。

将校正参量更新固化到 EEPROM 中后,还需要将其加载到 SDRAM 中用于正常显示的校正控制,这也需要单独的控制策略来完成。所以最终控制策略个数为 $BN+1$,对式(1)进行修正获得式(2):

$$BN' = \text{ROUNDUP}\left[\frac{px \cdot (\sum_{i=1}^n N_i)}{px \cdot Da} + (k-1) \frac{px \cdot (\sum_{j=1}^{n'} N'_j)}{px \cdot Da \cdot m}, 0\right] + 1, \quad (2)$$

其中:BN' 代表增加的控制策略个数,根据该公式可以设置上位机软件的控制策略、定义每个策略的控制指令字以及具体的控制操作。

3.2 显示控制系统逻辑设计

根据复用图像数据传输通道更新校正参量的设计思想,校正参量数据首先转换成静态图像数据,放置在视频源 LCD 显示器固定的位置,然后通过 DVI 接口将静态图像数据传输^[5]到显示控制系统的 SDRAM 中进行存储,并通过 FPGA 内扫描模块将静态图像数据显示在 LED 显示屏上。视频源端的图像数据位置与 LED 显示终端显示

区域对应关系如图 4 所示。

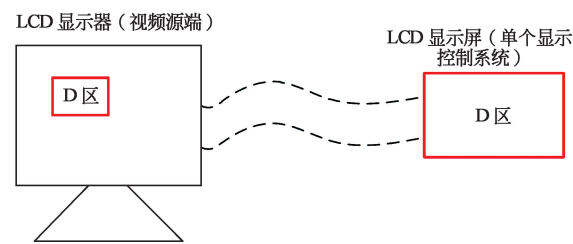


图 4 视频源端与 LED 显示区域对应关系

Fig. 4 Corresponding relationship of the display location between the video source and LED screen

如图 4 所示,视频源端的 D 区的红框中的图像数据对应 LED 显示屏上的 D 区域红框中的图像显示,如果对 LED 显示屏上 D 区的各个像素点进行校正,那么,可以将该区域的校正参量转换成静态图像数据,转换的静态图像的个数可由(1)式计算。将 SDRAM 中转换成静态图像数据的待更新校正参量固化到 EEPROM 的逻辑设计如图 5 所示。

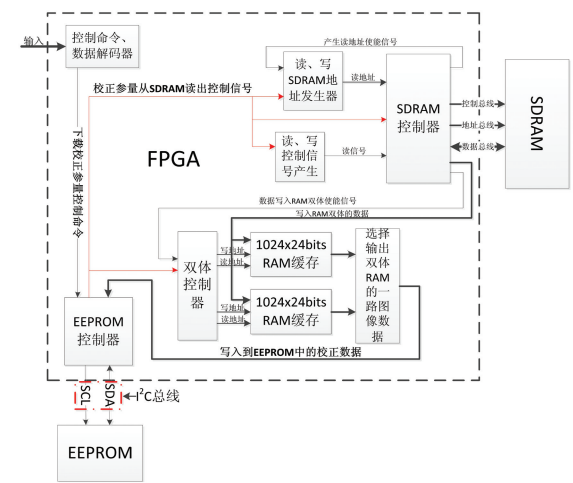


图 5 系数图下载到 EEPROM 中逻辑设计

Fig. 5 Logical design of coefficient diagram downloaded to the EEPROM

图 5 中的逻辑设计基于 FPGA 器件实现,已经转换为静态图像数据的待更新校正参量从 SDRAM 下载固化到 EEPROM 中需要经过以下的控制逻辑:首先解析由上位机控制策略发送的控制指令,如果解析到“下载校正参量”的控制指令则控制“EEPROM 控制器”产生“校正参量从 SDRAM 读数据的控制信号”且为高电平“1”,完成将 SDRAM 中 A 区的数据全部读出且固化到

EEPROM 后,则将该控制信号复位,设置为低电平“0”,此状态表示一幅静态图像数据的校正参量更新完毕。

在图 5 的逻辑设计中,复用了通用显示控制系统的扫描模块的逻辑设计,不过,由于 SDRAM 的读写有效频率^[5]与 EEPROM 的读写频率不匹配,为了保证校正参量的有效更新,两者之间需要增加一级缓存。显示控制系统处于正常工作模式时 FPGA 内的逻辑设计中在扫描模块与 SDRAM 之间也有一级双体缓存,所以,在下载校正参数的工作模式下,可以复用该双体缓存,节约 RAM 资源。

当校正参量全部固定到 EEPROM 后,点击上位机控制策略发送“加载校正参量”控制指令,显示控制系统上利用“控制命令、数据解码器”对控制指令进行解析,解析后的工作过程如图 2 中所示,也即将 EEPROM 中的最新的校正参量加载到 SDRAM 的 B 区,这样就可以完成更新校正参量后,图像数据的校正显示。

4 时序设计验证试验

第 3 部分的解决方案是基于 EP1C6Q240C8 可编程逻辑器件来设计,其内嵌逻辑分析仪,可以利用其捕获真实时序逻辑,从而进行数据分析。完成数据通道复用的逻辑设计之后,经由上位机软件发送“下载校正参量”的控制策略,由逻辑分析仪捕获 I²C 总线上的写信号逻辑时序如图 6 所示。

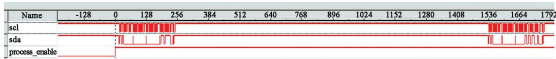


图 6 校正参量写入 EEPROM 的时序图

Fig. 6 Write timing of the EEPROM

其中“process_enable”信号代表“校正参量从 SDRAM 读数据”的控制信号,scl 为 I²C 总线的时钟信号,SDA 为 I²C 总线的数据信号。在该逻辑设计中,I²C 总线上的写时序采用随机写字节的方式。采样时钟为 800 kHz, I²C 总线的时钟频率 $f_{i2c} = 1\ 536/800\text{ kHz}$,可得到单个显示控制系统的校正参量写入 EEPROM 的时间 $t_w = \frac{\mu x \cdot Da}{N} \cdot T_1$ 。以

工程实践为例,已知 $px = 256 \times 64$ pixels, $Da = 24$ bits, $N = 8$ bits, 经计算得到 $t_w = 95$ s。即将 $256 \times 64 \times 3 \times N$ (bits) 的校正参量写入的 EEPROM 中所用时间为 95 s。

经由上位机软件发送“加载校正参量”的控制策略,由逻辑分析仪捕获 I²C 总线上的读信号逻辑时序如图 7 所示,此即更新后的校正参量从 EEPROM 中读出的时序图。

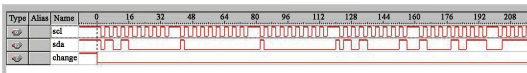


图 7 校正参量从 EEPROM 读出的时序图
Fig. 7 Read timing of the EEPROM

其中“change”信号为“校正参量写入 SDRAM 控制信号”,当“change”信号为低电平“0”时,系统进入从 EEPROM 中读校正参量的模式,当该信号重新跳变为高电平“1”则代表已经将 EEPROM 中的校正参量全部读取完成,并恢复到正常扫描的工作模式。

由图 7 可知,在读 EEPROM 的设计中,I²C 总线上的读时序采用随机连续读的方式,可以不间断的将校正参量读出。由连续方式计算从 EEPROM 中读出校正参量所用时间 $t_{\text{read}} = px \cdot Da \cdot \frac{10}{8} \cdot \frac{1}{f_{i2c}}$,以工程实践为例,已知 $px = 256 \times 64$ pixels, $Da = 24$ bits, $f_{i2c} = 100$ kHz,由此计算得到 $t_{\text{read}} = px \cdot Da \cdot \frac{10}{8} \cdot \frac{1}{f_{i2c}} = 5$ s,即将 $256 \times 64 \times 3 \times N$ (bits) 的校正参量从 EEPROM 中读出所用时间为 5 s。

5 实验验证

未校正的显示屏,如果采用烧写器更新 EEPROM 中的校正参量,以 LED 显示屏的分辨率 $1\,024 \times 512$ 为例,对于单个显示控制系统能控制分辨率为 256×64 点,则需要烧写 $\frac{1\,024 \times 512}{256 \times 64} = 32$ 个 EEPROM,实测烧写一个 EEPROM (包括插拔时间)最少为 50 s,更新 32 个 EEPROM 耗时 27 min 左右,显然整体更新时间和 EEPROM 的个数成正比。但采用复用数据通道的设计方案之后,校正参量的更新时间与 EEPROM 的个数无关,只与单个显示控制系统控制像素点的个数

以及校正参量的个数和校正参量的转换精度有关。仍以 LED 显示屏的分辨率 $1\,024 \times 512$ 为例,全屏分辨率为 $1\,024 \times 512$ 点的烧写时间与烧写 256×64 点的时间没有差别,均为 95 s,远远小于以烧写器作为更新方式的操作时间。

实际应用中,未校正的显示屏显示白场效果如下图 8 所示,其分辨率为 512×384 点,单个显示控制系统可控制像素点数为 $px = 256 \times 64$ pixels, $Da = 24$ bits。

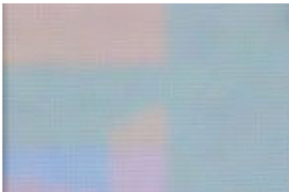


图 8 未校正 LED 显示屏显示图
Fig. 8 Display effect of the LED screen before the brightness correction

将采集到的亮度校正参量转换成静态图像数据,对于 $N = 8$ bits 校正精度的亮度校正参量根据(1)式计算可转换为一幅静态图像数据。根据第 3 部分的校正参数下载过程,首先将该静态图像数据与显示区域完整对齐。对齐后在 LED 显示屏上的显示效果如图 9 所示,其分辨率为 512×384 点。

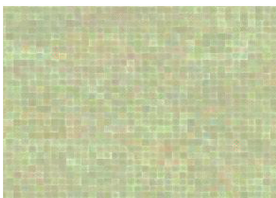


图 9 下载的校正参量系数图
Fig. 9 Parameter correction coefficient diagram need be downloaded

经由上位机软件实施“下载校正参量”控制策略,下载完成后,再实施“加载校正参量”控制策略,此时,显示屏的显示白场效果如图 10 所示。

实测待更新校正参量利用图像数据传输通道传输至 SDRAM,固化更新到 EEPROM,然后从 EEPROM 中读取已更新的校正参量并加载到 SDRAM 的整个过程耗时不超过 2 min。当然 N 的取值由设计本身决定, N 值不同可以根据第三部分的控制策略来产生校正参量的图片数量,并



图 10 加载校正参数后 LED 显示屏显示效果图片

Fig. 10 Display effect of the LED screen after the brightness correction

分步骤进行下载。

6 结 论

在 LED 显示领域,更新校正参量,不断保持显示的一致性,是保证显示质量的关键手段。但是校正参量更新繁琐耗时,并且存在工程实施上的困难,以及开发新的传输通道增加开发时长和

开发成本等问题,本文巧妙地复用现有 LED 显示系统的图像数据传输通道,开辟校正参量在线更新的快速通道,以图像数据的格式编码校正参量,并传输至显示控制系统的 SDRAM 中,最终通过快速寻址的方法,固化更新到 EERPOM 中,这样既完成了校正参量的更新,又不会增加已有显示系统的硬件资源,确保有限的硬件资源可以高效的完成显示和校正等复杂任务。针对参量校正这一特殊的工程案例,本文还从理论角度出发,建立了更新过程中控制策略的数学模型,这就使得本文提出的整体解决方案在 LED 显示领域具有很强的适用性,可以很好的满足各类复杂数据更新的需求。相较传统的手动更新方法,本文提出的在线校正参量更新方案无论在操作的简便性以及适用性上都更加具备优势。下一步,我们将开展远程参量更新的研究,以解决工程现场的一些实际困难。

参 考 文 献:

- [1] 李熹霖. 浅议 2013 年 LED 显示行业的若干热点[J]. 电子科学技术, 2014, 1(3): 271-275.
LI X L. A discussion on some hot topics of LED display application recently [J]. *Electronic Science & Technology*, 2014, 1(3): 271-275. (in Chinese)
- [2] 邓宏贵, 李志坚, 郭晟伟. 基于 LED 电脉冲响应的 LED 显示屏像素灰度校正方法[J]. 发光学报, 2010, 31(1): 145-149.
DENG H G, LI Z J, GUO S W. Method of gray value correction in LED display screen based on LED electroluminescence response [J]. *Chinese Journal of Luminescence*, 2010, 31(1): 145-149. (in Chinese)
- [3] 黄家善, 张平均, 陈建顺. 基于千兆以太网的 LED 显示屏关键技术分析与实现[J]. 福建师范大学学报: 自然科学版, 2006, 22(2): 42-45.
HUANG J S, ZHANG P J, CHEN J S. Key techniques and the implementation of a large LED screen connected with the gigabit ethernet [J]. *Journal of Fujian Normal University: Natural Science Edition*, 2006, 22(2): 42-45. (in Chinese)
- [4] 苏海冰, 吴钦章. 用 SDRAM 在高速数据采集和存储系统中实现海量缓存[J]. 光学精密工程, 2002, 10(5): 462-465.
SU H B, WU Q Z. Realization of mass storage by using SDRAM in a high speed data acquisition and storage system [J]. *Optics and Precision Engineering*, 2002, 10(5): 462-465. (in Chinese)
- [5] 李爽, 王瑞光, 严飞. 全彩发光二极管交通诱导屏光纤传输系统[J]. 光学精密工程, 2012, 20(8): 1855-1861.
LI S, WANG R G, YAN F. Full-color LED display of traffic guidance fiber transmission system [J]. *Optics and Precision Engineering*, 2012, 20(8): 1855-1861. (in Chinese)
- [6] 郝亚茹, 王瑞光, 陈宇, 等. 基于高效动态内存的 LED 显示系统设计[J]. 液晶与显示, 2008, 23(5): 582-588.
HAO Y R, WANG R G, CHEN Y, et al. Design of LED display system based on SDRAM memory [J]. *Chinese Journal of Liquid Crystals and Displays*, 2008, 23(5): 582-588. (in Chinese)
- [7] 朱海峰, 刘开华, 刘伟. 以 FPGA 实现显示系统中反 γ 校正功能实现[J]. 电子测量技术, 2006, 29(1): 20-21.
ZHU H F, LIU K H, LIU W. Implementation of anti- γ -emendation based on FPGA in colorful LED display system [J]. *Electronic Measurement Technology*, 2006, 29(1): 20-21. (in Chinese)

[8] 靳桅,朱云芳,邹芝权,等. LED 显示屏多扫描线数据组织的通用方法[J]. 西南交通大学学报,2013,48(2): 257-263.
JIN W, ZHU Y F, WU Z Q, *et al.* Universal data organization method of LED display screen based on multi-scanning-beam [J]. *Journal of Southwest Jiaotong University*, 2013, 48(2): 257-263. (in Chinese)

[9] 陈宇,丁铁夫. 显示量化误差对色域转化的影响[J]. 发光学报,2004,25(1):98-102.
CHEN Y, DING T F. Effect on quantization error on display color gamut transformation [J]. *Chinese Journal of Luminescence*, 2004, 25(1): 98-102. (in Chinese)

[10] 宋超,王瑞光,陈宇,等. LED 显示屏色域边界的快速计算[J]. 发光学报,2013,34(7):924-929.
SONG C, WANG R G, CHEN Y, *et al.* Fast calculation of color gamut boundary for LED display panel [J]. *Chinese Journal of Luminescence*, 2013, 34(7): 924-929. (in Chinese)

作者简介:郝亚茹(1981—),女,河北石家庄人,工学博士,讲师,主要研究全彩 LED 显示屏的控制系统以及亮、色度校正等相关技术。E-mail:165689908@qq.com